

ISCA - 4

Architetture Hardware

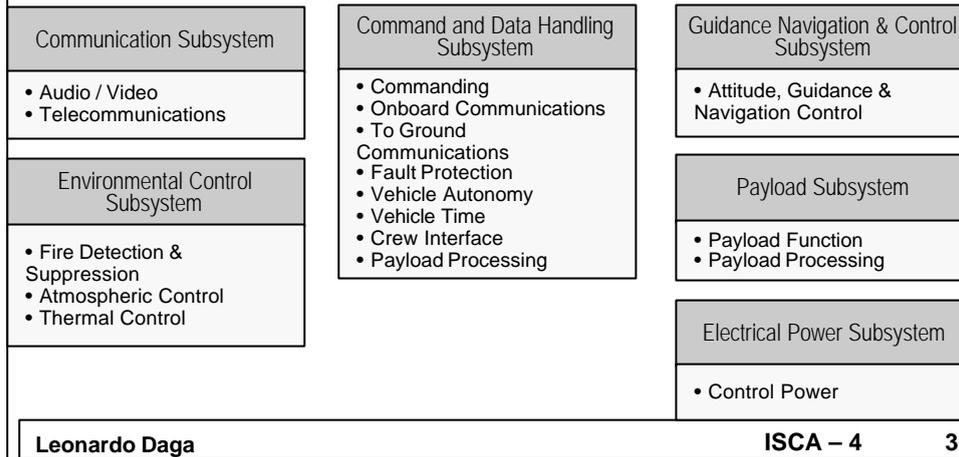
Leonardo Daga
(leonardodaga@libero.it)
Lezioni del corso di
Ingegneria dei Sistemi di Controllo Aeronautici
Università di Bologna

Architettura dei sistemi avionici

- Rappresenta la struttura scelta per l'interconnessione dei componenti avionici e dei sottosistemi
- La scelta dell'architettura più appropriata per un dato progetto è una operazione molto critica
 - Condiziona tutte le fasi successive del progetto
 - Economia (costo dei componenti, del bus)
 - Prestazioni (velocità e capacità del bus)
 - Fault Tolerance (ridondanza del bus, intrinseca sicurezza di trasmissione)
 - Espandibilità (compatibilità del bus, diffusione dei componenti, standard utilizzati)
 - Altro (manutenzione, estensione del bus)

Scelta dell'Architettura

- Primo obiettivo del progettista dell'architettura è la suddivisione dell'avionica di bordo in partizioni
 - Una partizione rappresenta un insieme di componenti legati da funzionalità comuni

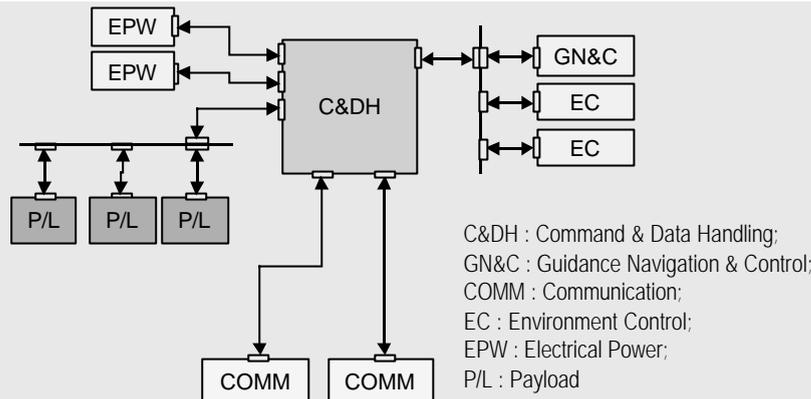


Tipi di Architetture HW

- Architettura Centralizzata
 - Elaborazione dei dati concentrata in uno o più punti del velivolo
 - Il bus serve principalmente per portare dati dai sensori e comandi agli attuatori
- Architettura Federata
 - Elaborazione dei dati distribuita su più sottosistemi separati tra di loro (federazioni)
 - Ogni bus serve una federazione
 - Ci sono punti di collegamento per lo scambio dati tra federazioni diverse
- Architettura Distribuita
 - Distribuzione delle CPU nel velivolo
 - Connessione delle CPU a più Bus (spesso di tipo diverso)

Architettura Centralizzata

- La comunicazione verso sensori e attuatori viene gestita con canali separati oppure con un unico bus
- La centralizzazione è in termini di posizione:
 - Indipendentemente dalla posizione dei componenti con cui la CPU si collega, l'elaborazione è localizzata in un solo punto del velivolo



Architettura Centralizzata

- Vantaggi

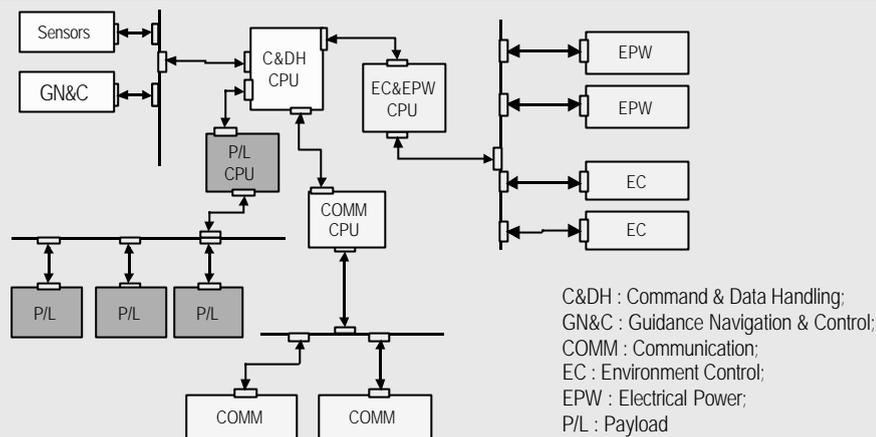
- Tutti le CPU sono localizzate in un unico luogo, accessibile facilmente
- Le condizioni ambientali per le CPU sono relativamente favorevoli
- Il SW può essere scritto più facilmente perché ci sono poche CPU (di pochi tipi)

- Svantaggi

- La lunghezza eccessiva dei bus può essere un problema
- Cresce la vulnerabilità ad un singolo evento di danneggiamento, se questo avviene nei pressi della zona in cui risiede l'avionica

Architettura Federata

- I Bus servono soprattutto una federazione
- Ci sono punti di contatto tra i sottosistemi



Architettura Federata

– Vantaggi

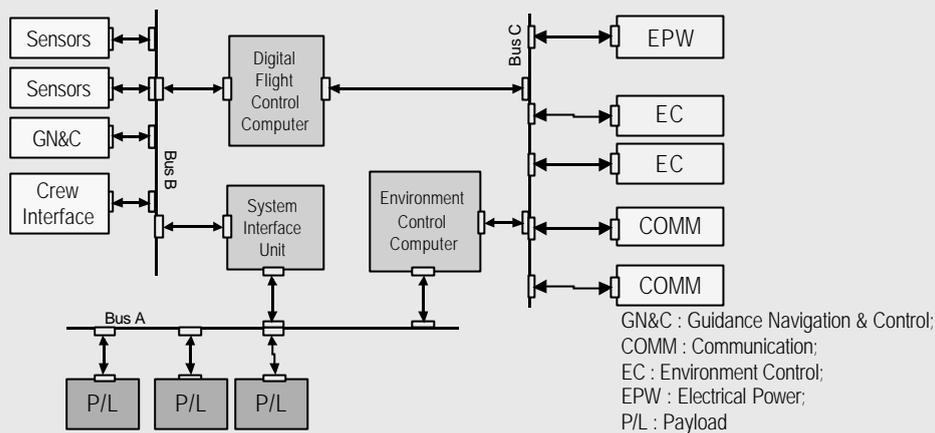
- Grande indipendenza dei sottosistemi
- Progetto, Configurazione e Ottimizzazione indipendenti per i vari sottosistemi
- Il partizionamento è una capacità intrinseca del sottosistema
 - Modifiche nel SW e nell'HW sono facilmente realizzabili perché i sottosistemi sono indipendenti

– Svantaggi

- Integrazione non completa tra i sottosistemi
- La allocazione delle CPU rimane comunque analoga a quella dell'architettura centralizzata

Architettura Distribuita

- Le CPU sono distribuite in tutto il velivolo
- Bus relativamente corti



Architettura Distribuita

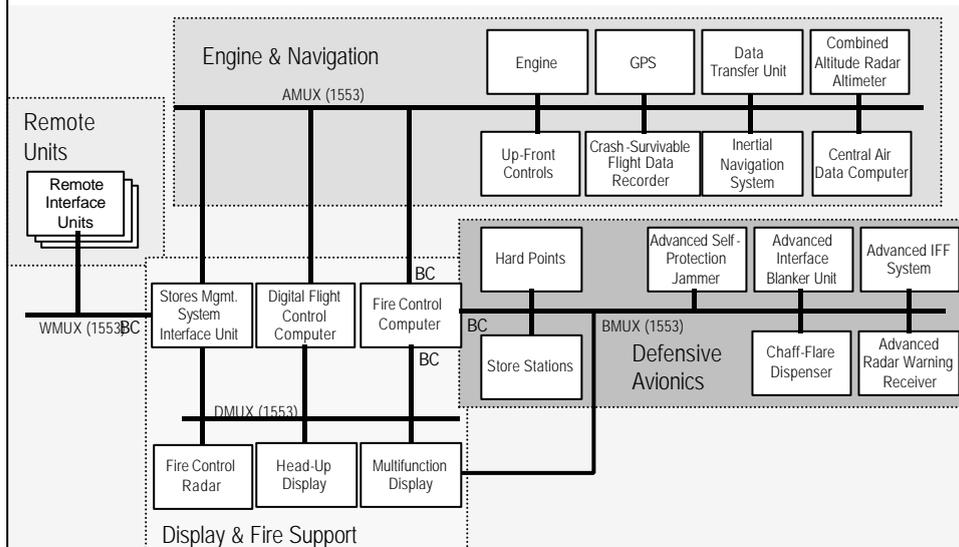
- Vantaggi
 - Bus di limitata lunghezza
 - Esecuzione più rapida (RT) dei loop di controllo
 - Le operazioni di elaborazione vengono più facilmente distribuite
 - Partizionamento intrinseco
 - Vulnerabilità ridotta
 - i sottosistemi sono completamente localizzati, CPU compresa
- Svantaggi
 - Potenziale grande diversità tra le CPU
 - Le CPU devono accedere a bus che sono potenzialmente diversi
 - CPU distribuite in zone meno accessibili e in condizioni ambientali meno favorevoli

Partitioning o Brickwalling

– Tecnica che limita la propagazione di una failure in altri sottosistemi o componenti

- Una failure può comprendere un corto-circuito o un semplice bit che erroneamente cambia di stato in un processore
- Il partizionamento può avvenire tra unità di pari livello o tra unità di livelli differenti

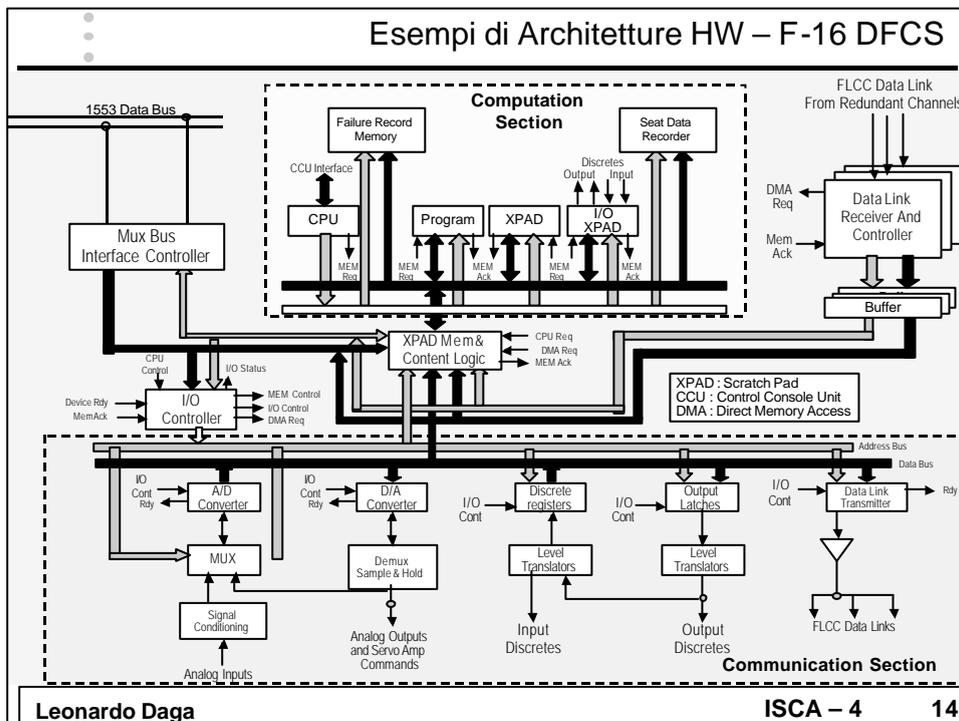
F-16 C/D – Bus Architecture



F-16 C/D - Caratteristiche

- Architettura federata
 - le CPU sono allocate in un'unica zona
- 4 data bus 1553
 - ognuno dedicato ad una funzione
- Il DFCS (Digital Flight Control System) è un componente con criticità 10^{-7} per ora di volo
 - quadrupla ridondanza
 - La sezione di comunicazione e la sezione di calcolo comunicano attraverso una memoria comune (XPAD)
 - La memoria della sezione di calcolo è accessibile solo da parte della CPU
 - Un controllore verifica la consistenza delle diverse sezioni DFCS

Esempi di Architetture HW – F-16 DFCS

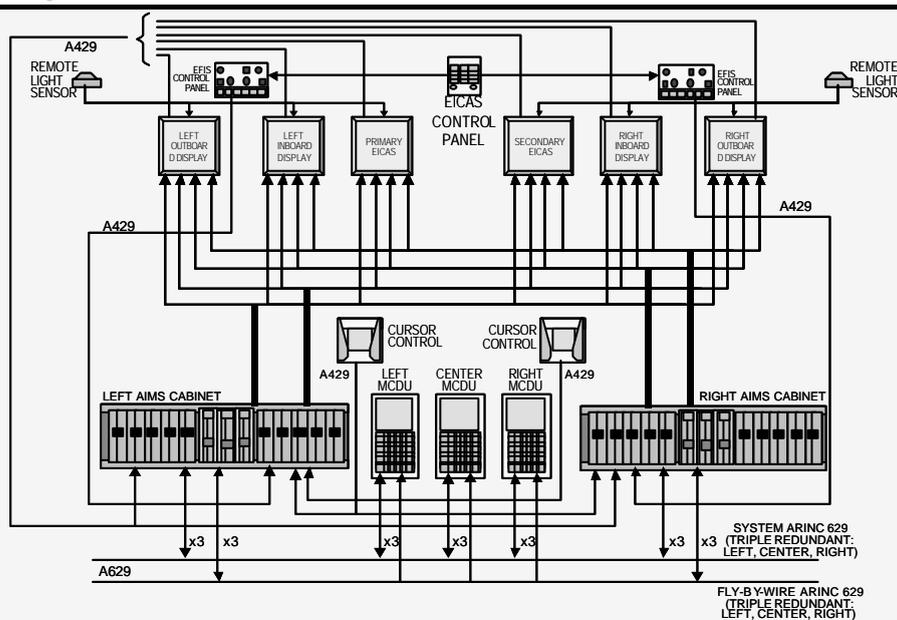


Boeing B-777 AIMS

(Aircraft Information Management System)

- Modello di riferimento per i prossimi metodi di valutazione di efficienza in termini di:
 - Riduzione dei costi di Life Cycle
- Strutturato in due cabinet con funzioni ridondanti contenenti LRM (Line Removable Units) analoghe:
 - Electronic Flight Instrument System (EFIS)
 - Engine Indicating and Crew Alerting System (EICAS) displays management
 - central maintenance
 - airplane condition monitoring
 - communications management
 - data conversion
 - gateway (tra il bus ARINC 629 e il backplane ARINC 659)

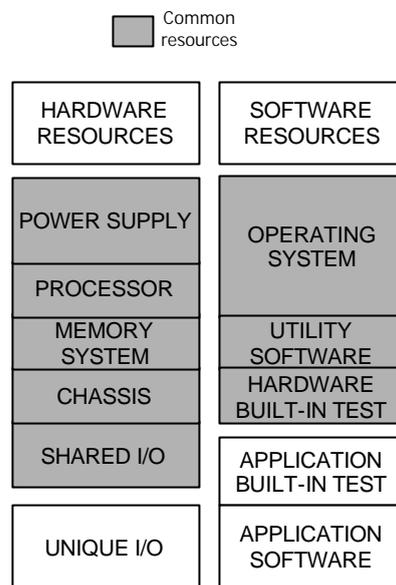
Esempi di Architetture HW – B-777 AIMS



Struttura dei cabinet AIMS

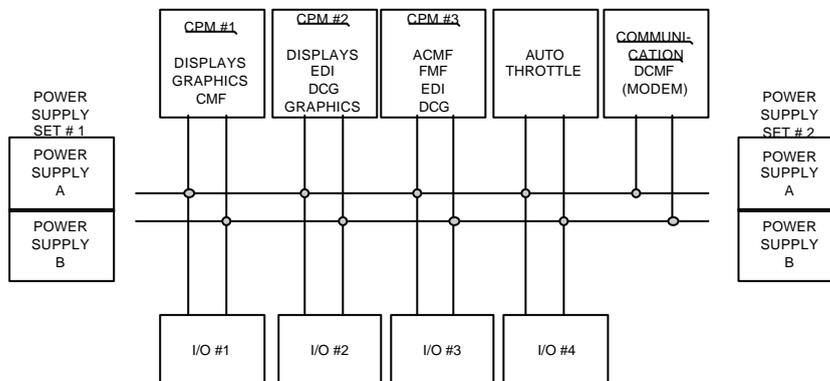
– I cabinet sono strutturati in modo da avere parti completamente identiche

- Si riduce la necessità di avere troppe parti di ricambio
- In caso di emergenza si può utilizzare le parti sane di un cabinet per riparare l'altro
- Ogni risorsa è installata su scheda rimovibile
- Velocizza la certificazione del sistema



Struttura dei cabinet AIMS

- 11 LRM (13 slot disponibili)
- 4 Alimentatori (2 per bus)
- 4 I/O
- 3 Central Processor Modules
- Il bus interno SAFEbus (ARINC 659) fornisce una capacità di comunicazione di 60Mbit/s tra ciascuno degli LRM (es. CPM e I/O)



Partizionamento robusto delle risorse

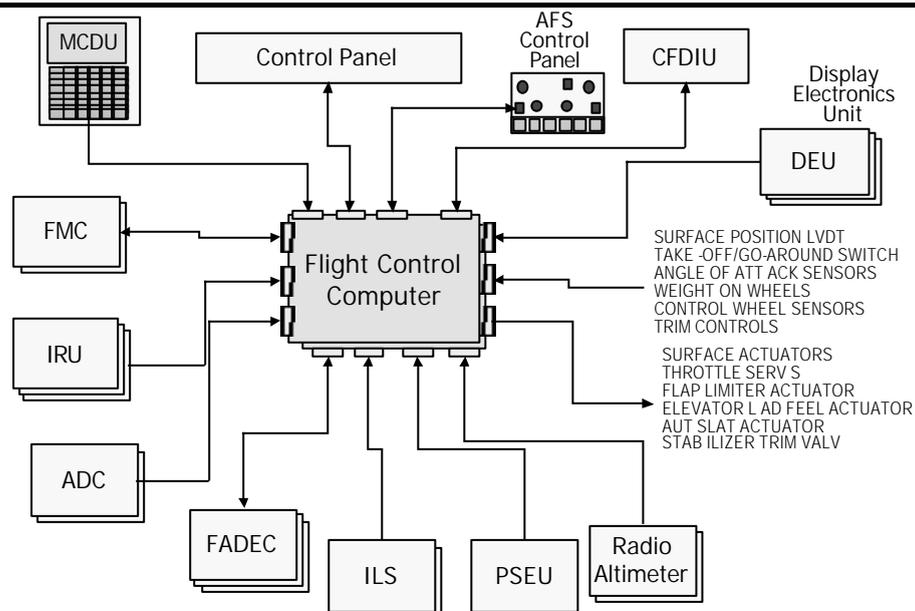
- Ottenuto attraverso la combinazione di:
 - gestione dell'uso della memoria
 - La memoria è allocata prima dell'esecuzione dei moduli
 - scheduling deterministico dell'esecuzione dei moduli SW
 - Solo una applicazione appartenente ad una partizione ha la possibilità di accedere in scrittura ad una pagina di memoria
- E' possibile condividere risorse anche durante l'esecuzione delle applicazioni
 - La condivisione è verificata attraverso una serie di tabelle che operano in maniera sincrona con le CPM e il bus
- Le CPM, i moduli I/O e il Bus sono progettati in modo da evidenziare ogni errore HW:
 - ogni operazione viene eseguita su due canali
 - viene sempre verificata l'integrità dei risultati delle operazioni

Applicazioni SW presenti nei CPM

- Ci sono più copie della stessa applicazione in ogni cabinet
 - Displays (4)
 - Flight Management/Thrust Management (2)
 - Central Maintenance (2)
 - Data Communication Management (2)
 - Flight Deck Communication (2)
 - Airplane Condition Monitoring (1)
 - Digital Flight Data Acquisition (2)
 - Data Conversion Gateway (4)

Manutenzione

- I cabinet AIMS sono capaci di istantanea
 - Fault Detection
 - Fault Isolation
- Riduzione del MTBR (Mean Time Between Removal)
 - Essendo le failure facilmente soggette ad estendersi ad altri moduli, una determinazione veloce delle failure contribuisce a diminuire la necessità di rimozione



Avionica dell' MD-11

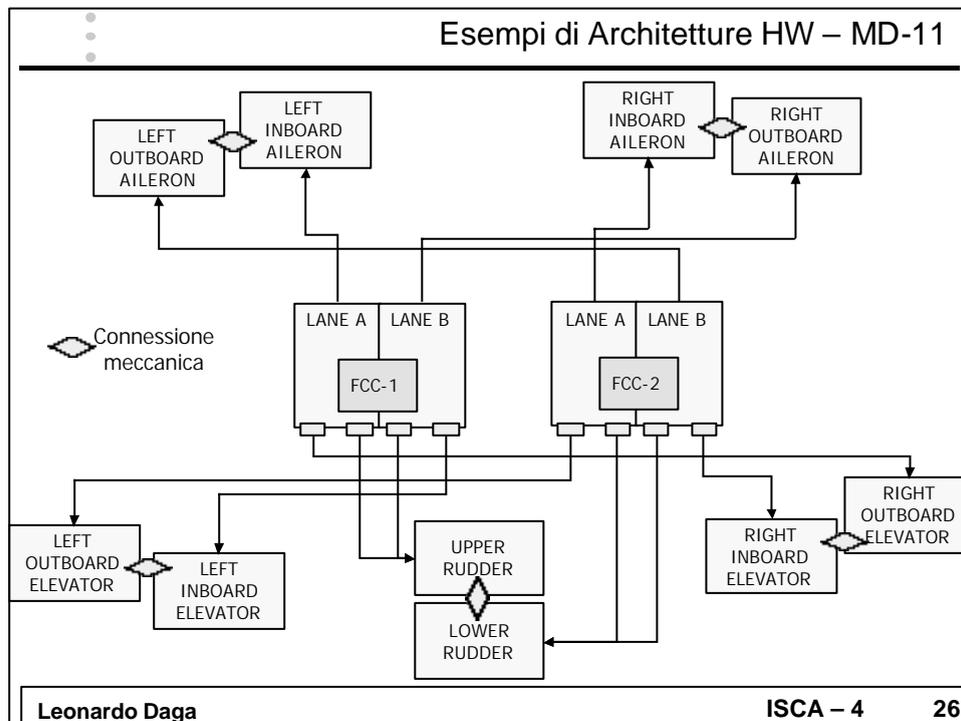
- Control Panel
 - Consente di fissare i riferimenti per roll, pitch e yaw, spinta, velocità e altitudine
- AFS Control Panel
 - Consente di riconfigurare il sistema in caso di failure
- Architettura definita per il supporto all'atterraggio in categoria IIIB
- FCC ridondato (2 x FCC x 2 canali di calcolo)
 - Ogni linea contiene:
 - Power Supply
 - 2 microprocessori differenti con SW differente

Avionica dell' MD-11

- La tripla ridondanza viene usata solo per funzioni critiche
 - Atterraggio automatico
 - LSAS – Longitudinal Stability Augmentation System
- Il sistema è progettato per poter funzionare anche con un solo FCC funzionante
 - In caso di un solo FCC disponibile, l'avionica non è abilitata per l'atterraggio in categoria IIIB
 - La ridondanza meccanica ed elettronica garantiscono un'alta protezione contro le failure HW e SW
 - Viene minimizzata la probabilità di failure su più assi

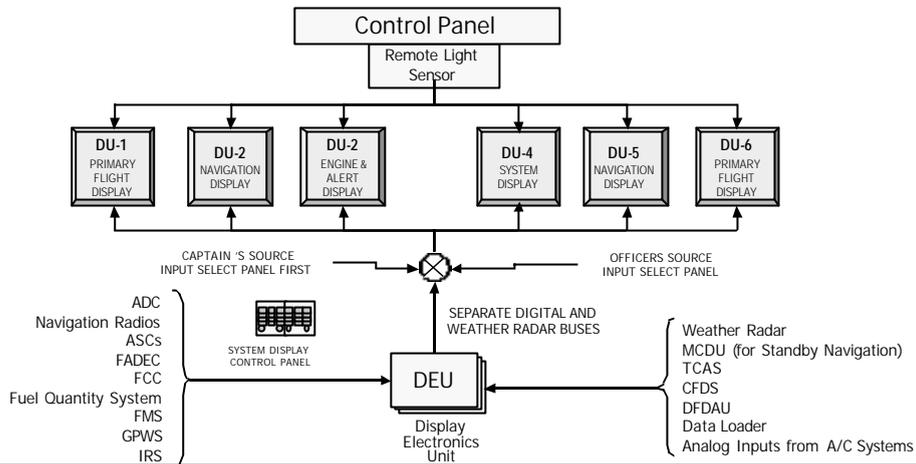
Avionica dell' MD-11 – Funzioni implementate

- Flight Director (FD)
- Automatic Throttle System (ATS)
- Automatic Pilot (AP)
- Autoland (to Cat IIIb minima)
- Yaw damper
- Automatic stabilizer trim control
- Stall warning
- Wind shear protection (detection and guidance)
- Elevator load feel
- Flap limiter
- Automatic ground spoilers
- Altitude alerting
- Longitudinal Stability Augmentation System (LSAS)



Display system architecture

- Ogni DEU è in grado di pilotare tutti e 6 i display
 - Per migliorare la robustezza dell'interfaccia in caso di failure
 - In caso di failure di una DU, il sistema automaticamente riconfigura le DU in modo da rappresentare comunque tutti i dati



Airbus A-320

- Primo aereo ad utilizzare controlli Fly-by-Wire
- Controllo del timone di coda
 - Attraverso un collegamento meccanico in condizioni di avaria elettrica
 - In condizioni normali viene controllato dal sistema Fly-by-wire
- Il FCS è costituito da 7 Computer
 - 2 Elevator Aileron Computers
 - 3 Spoiler Elevator Computers
 - 2 Flight Augmentation Computers

Airbus A-320 - ELAC

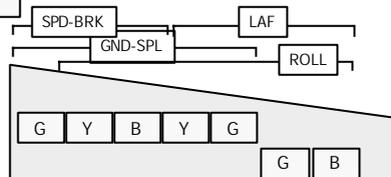
– 2 Processori MC 68000: 40000 linee di codice

Airbus A-320 – SEC

– 2 processori Intel 80186: 40000 linee di codice

Strutture Simili

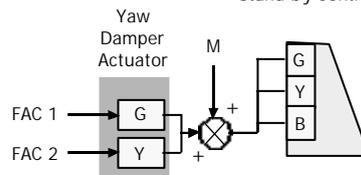
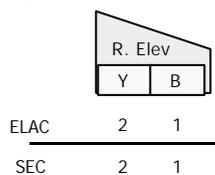
- 1 Unità di comando + 1 Unità di verifica delle prestazioni dell'unità di controllo
- Viene usato SW dissimile per avere una maggiore fault tolerance
- Nonostante la somiglianza dei computers, vengono progettati da divisioni diverse della Sextant Avionique per assicurare la massima dissimilarità



LAF – Load Alleviation Function
 SPD-BRK – Speed Brake
 GND-SPN – Ground Spoilers
 M – Mechanical Backup

Hydraulics
 B – Blue System
 G – Green System
 Y – Yellow System

| | | | | | | | |
|------|---|---|---|---|---|---|------------------|
| ELAC | | | | | 1 | 2 | Normal Control |
| SEC | 3 | 3 | 1 | 1 | 2 | | Normal Control |
| SEC | | | 2 | | | | Stand-by Control |



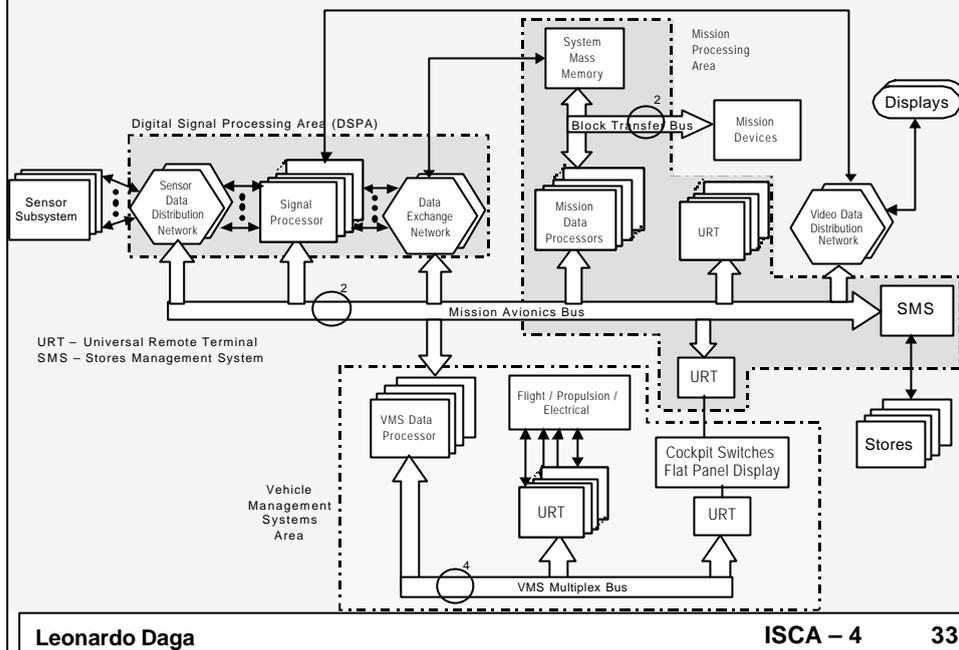
Pave Pillar HW Architecture

- Architettura pensata specialmente per i caccia tattici avanzati, ed in generale per tutte le applicazioni aeree militari
- L'architettura è frutto di requisiti riguardo le prestazioni finali del sistema:
 - Mean time between critical failures: 70 h
 - Mean time to repair (critical functions): 1.25 h (includes trouble-shooting: 10 min)
 - Fault detection: 99 percent of all possible faults
 - Fault isolation: 98 percent of all possible faults
 - Two-level maintenance
 - Sortie rate: ≥ 4.5 per day
 - Abort rate: ≤ 1 percent
 - Combat turnaround time: ≤ 15 mm

Pave Pillar HW Architecture

- L'architettura Pave Pillar può essere divisa in quattro aree funzionali:
 - Digital Signal Processing
 - Gestisce i segnali provenienti dai sensori, dai radar e dai sistemi di comunicazione, navigazione e identificazione
 - Mission Processing
 - Gestisce Fire Control, acquisizione dei bersagli, navigazione
 - Gestisce e riconfigura, se necessario, la sezione DSP
 - Vehicle Management Systems
 - Gestione dei loop di controllo (controllo del volo, propulsione, dati aria, misure INS)
 - idraulica; controllo e misura delle condizioni ambientali; crew escape system; landing gear; 4xHSDB redundant;
 - Avionics Systems control
 - Controlla il funzionamento di tutte le unità;

Esempi di Architetture HW – Pave Pillar



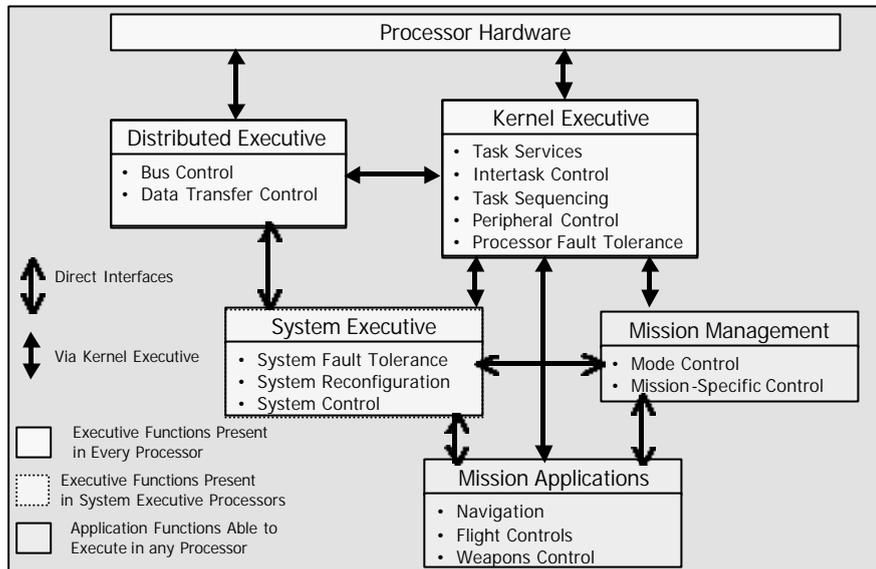
Esempi di Architetture HW – Pave Pillar

Pave Pillar HW Architecture

– Avionics System Control

- Il software di gestione del sistema, delle applicazioni e del sistema operativo è presente in tutti i Mission Data Processor (MDP) e può essere eseguito dovunque
- Prende il controllo del sistema durante la fase di accensione o in occasione di avarie, ridistribuendo le funzioni tra i processori

Partizionamento del SW di sistema



EFA Utilities Control System

– Analogo al Pave Pillar VMS

